

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-292319

(43)Date of publication of application : 05.11.1993

(51)Int.Cl.

H04N 1/40
H04N 1/40
B41J 2/52
G06F 3/12
G06F 15/72
G06K 15/00

(21)Application number : 04-096462

(71)Applicant : CANON INC

(22)Date of filing : 16.04.1992

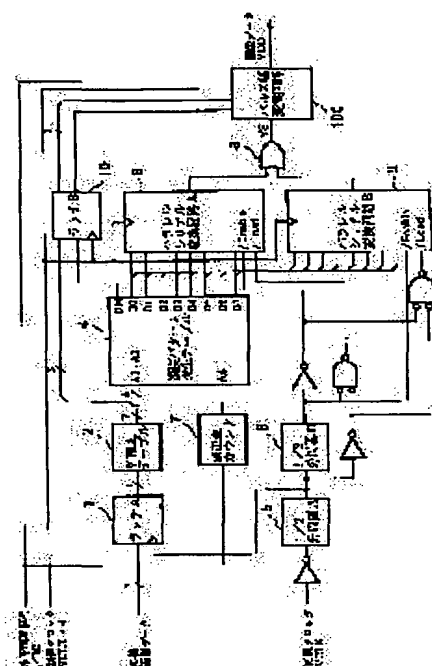
(72)Inventor : SAKAKIBARA MANABU

(54) PICTURE PROCESSOR

(57)Abstract:

PURPOSE: To obtain a picture processor by which the resolution is increased without decreasing the number of gradation steps of one picture element.

CONSTITUTION: An input picture signal is corrected in gradation in response to the density characteristic of the unit by a gamma correction table 2, a density pattern is roughly generated by a density pattern generating table 4 and parallel/ serial conversion circuits 8, 9 and detailed pulse width modulation is implemented by a pulse width modulation circuit 100, then the resolution is improved without decreasing the gradation steps of one picture element. In such a case, the pulse width modulation circuit 100 generates a signal having a prescribed gradient without using a high frequency clock and generates an optional signal level and the pulse width modulation is implemented by comparing both outputs.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

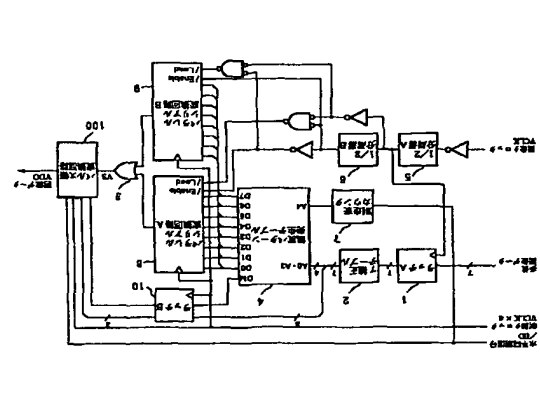
[Date of extinction of right]

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N	I / 4 0	E 9 0 6 8 - 5 C		
		B 9 0 6 8 - 5 C		
B 4 1 J	2 / 5 2			
G 0 6 F	3 / 1 2	L		
		7 3 3 9 - 2 C		
審査請求	未請求	請求項の数 3		
(21) 出願番号	特願平4-96462			
(22) 出願日	平成4年(1992)4月16日			
(71) 出願人	000001007 キヤノン株式会社			
(72) 発明者	東京都大田区下丸子3丁目30番2号 梶原 孝			
(74) 代理人	東京都大田区下丸子3丁目30番2号 キヤノ ン株式会社内 井理士 大塚 康徳 (外1名)			

(71) 出願人	000001007 キヤノン株式会社
(72) 発明者	東京都大田区下丸子3丁目30番2号 梶原 孝
(74) 代理人	東京都大田区下丸子3丁目30番2号 キヤノ ン株式会社内 井理士 大塚 康徳 (外1名)

(54) 【発明の名称】 画像処理装置

(57) 【要約】
【目的】 1 画素の階調数を下げずに解像度を上げるこ
とができる画像処理装置を提供するにある。
【構成】 入力画像信号を、γ補正テーブル2により装
置の有する意図特性に応じて階調補正し、濃度パター
ン発生テーブル4とパラレルシリアル変換回路8、9によ
っておおまかに濃度パターンを生成した後に、パルス幅
変換回路100で細かなパルス幅変換を行うことによ
り、1画素の階調数を下げずに、解像度を上げることが
できる。その際パルス幅変換回路100では、高周波ク
ロックを用いずに、一定の傾きを有する信号を発生させ
ると共に、任意の信号レベルを発生させ、両者の出力を
比較することでパルス幅変換を行う。



(2) 特開平5-292319

【特許請求の範囲】
【請求項1】 入力画像信号を装置の有する意図特性に
応じて階調補正する階調補正手段と、
該階調補正手段で階調補正された画像信号から濃度パタ
ーンを発生させる濃度パターン発生手段と、
該濃度パターン発生手段から発生される濃度パターン信
号をパルス幅変換するパルス幅変換手段とを備え、
該パルス幅変換手段は、一定の傾きを有する信号を発生
する第1の信号発生手段と、任意のレベルの信号を発生
する第2の信号発生手段と、該第1及び第2の信号発生
手段の発生する信号を比較する比較手段とを含み、該比
較手段の比較結果に基づいて前記濃度パターン信号をパ
ルス幅変換することを特徴とする画像処理装置。
【請求項2】 請求項1記載の画像処理装置において、
パルス幅変換手段は、更に第1の信号発生手段よりの出
力信号の傾きを検知する傾き検知手段と、該傾き検知手
段の検知結果に基づいて第2の信号発生手段の出力信号
の補正を行う補正手段とを含むことを特徴とする画像処
理装置。
【請求項3】 請求項1記載の画像処理装置において、
パルス幅変換手段は、更に第1の信号発生手段よりの出
力信号の傾きを検知する傾き検知手段と、該傾き検知手
段の検知結果に基づいて前記第1の信号発生手段の出力
信号の補正を行う補正手段とを含むことを特徴とする画
像処理装置。
【発明の詳細な説明】
【0001】
【従来の技術】 本発明は入力画像信号を階調処理
する画像処理装置に関するものである。
【0002】
【従来の技術】 一般的なレーザビームプリンタの機械的
な機構部を除くシステム構成を図19に示す。図19に
示す如く、中間画像を印刷する一般的なプリンタ32
0は、プリンタコントローラ310、画像処理部30
0、及び半導体レーザ340から構成されている。
【0003】 プリンタコントローラ310は、外部の当
該プリンタ320を制御するホストコンピュータ330
から印刷するべき画像データ（写真画像や文字画像を
含む）を受け取り、文字画像については所定のビットマツ
プ信号（白なら00H、黒なら3FH）に変換し、写真
画像については濃度を示すコアコード信号（白を00Hと
し、濃度が暗すぎたがよい数値を大きくし、3FHが黒
を表す）に変換する。そして、例えば変換した信号を画
像処理部300に6ドットの画像データとして送出す
る。そして画像処理部300からの出力信号に応じて半
導体レーザ340を発光させ、対応する画像を形成して
印刷を行う。
【0004】 図20に図19に示す画像処理部300の
詳細ブロック構成図を示す。図20において、301は
γ補正テーブルであり、例えばROMで構成されてい

る。302は2ビット構成の主走査カウンタ、303は
同じく2ビット構成の副走査カウンタ、304はROM
又はRAMで構成されている濃度パターン発生テー
ブル、305は濃度パターン発生テーブル304から出力
される8ビット並列データを画像クロックVCLKの8
倍の高周波でシリアルデータに変換して出力するパラ
レルシリアル変換回路である。
【0005】 以下、以上の構成を図える従来のプリンタ
における動作説明を行う。以下の説明は、600dpi
（ドットパーインチ）のプリンタについて説明する。プ
リントコントローラ310から600dpiの1ドット毎
に送られてくる画像クロックVCLKと、該画像クロッ
クVCLKに同期して6ビットの多値画像データVSが
送出されてくる。多値画像データVSは、γ補正テー
ブル301によつてγ補正され、7ビットの画像データに
変換され、濃度パターン発生テーブル304のアدرس
A0～A8に入力される。
【0006】 一方、画像クロックVCLKを主走査カウ
ンタ302でカウントし、その2ビットの出力を濃度パ
ターン発生テーブル304のアدرسA7、A8に入力
する。更に半導体レーザ340が1走査する毎にプリ
ンタエンジンから送出される水平同期信号BDを副走査カ
ウンタ303でカウントし、その2ビットの出力を濃度
パターン発生テーブル304のテーブルのアدرسA
9、A10に入力する。濃度パターン発生テーブル30
4にこれらのアドレスが入力されると、入力されたアド
レスで指定される番地に予め記憶されている8ビットの
データD0～D7が出力される。第データはパラレルシ
リアル変換回路305に入力され、該回路305で画像
クロックVCLKの8倍の高周波のクロックVCLK×
8に同期したシリアルデータに変換されて出力される。
【0007】 600dpiの解像度で入力される1ドット
毎の画像信号は、図21に示す様に、主走査方向に4ド
ット、副走査方向に4ドットの計16ドットの信号の群
として取り扱い、濃度を表す最小の単位（画素）を形成
する。更に、図22に示す様に、600dpiの1ドット
を8分割している。1画素は最終的には128区画
となる。
【0008】 つまり、1画素の128区画のうち何区画
を黒で塗潰すかによって濃度を表現するのである。この
従来の濃度表現の例を図23に示す。図23は多
値画像データが（20／64）の濃度である場合の例で
ある。上述した従来例では、600dpiの1ドットをま
とめた16ドットを1つの濃度を表す最小の単位とし
て、更に1ドットを8分割していた。即ち、実質的には
150dpiの解像度に変換して128階調を表現してい
た（実際にはプリンタのガンマ特性のために128階調
以下になる）。
【0009】
【発明が解決しようとする課題】 しかしながら、150

dpi の解像度での128階調の中間画像による表現では画素が粗くなつてしまい、満足行く画質という事は出来ず、充分に中間画像を再現できなかつた。特に文字の輪郭でボケが目立つものであつた。階調の再現性はそのままとして解像度を上げる場合、例えば画素を300dpiとして128階調を実現するためには、600dpiの1ドットを32分割する必要がある。図20のバラレシリアル変換回路のクロックが高周波クロックになつてしまふ。例えば600dpi 毎分8枚機では、6、25MHzの画像クロックの32倍、即ち2000MHzもの動作クロック及び駆動クロックで動作するバラレシリアル変換回路が必要である。

【0010】そのため、高価な水晶振器や高価なECLデバイス等を使わなければ実現できないという欠点もあつた。また、高周波を扱うので、不要輻射が多く発生するという欠点もある。

【0011】

【課題を解決するための手段】本発明は上述の問題を解決することを目的としてなされたもので、上述の問題を解決する一手段として以下の構成を備える。即ち、入力画像信号を装盤の有する濃度特性に応じた階調補正する階調補正手段と、該階調補正手段で階調補正された画像信号から濃度パターンを発生させる濃度パターン発生手段と、該濃度パターン発生手段から発生される濃度パターン信号をバリス幅変調するバリス幅変調手段とを備える。

【0012】

【作用】以上の構成において、バリス幅変調手段は、一定の傾きを有する信号を発生する第1の信号発生手段と、任意のレベルの信号を発生する第2の信号発生手段と、該第1及び第2の信号発生手段の発生する信号を比較する比較手段とを含み、該比較手段の比較結果に基づいて前記濃度パターン信号をバリス幅変調する。

【0013】このように、濃度パターン発生手段で発生された濃度パターンに対して細かなバリス幅変調を行うことにより、1画素の階調数を下げずに、解像度を上げることができる。更に、その際、バリス幅変調に一定の傾きを有する信号及び任意の信号レベルを比較することにより、周囲環境の変化や経年変化等の影響を最小限度に押えられる。

【0014】

【実施例】以下、図面を参照して本発明に係る一実施例を詳細に説明する。

(第1の実施例) 図1は本発明に係る第1の実施例である画像処理装置の構成を示すブロック図、図2は第1の実施例の動作を示すタイミングチャートである。なお、本実施例をプリンタに適用した場合においては、その階調補正は図19に示す構成と同様であるが、画像処理部の構成が異なり、図1に示す構成となる。

【0015】図1において、1はラッチA、2はROM

レスとデータとの関係については後述する。

【0021】濃度パターン発生デューブル4の9ビット出力信号のうちD7～D0のバラレ出力される8ビットのデータは、後段のバラレシリアル変換回路A8、バラレシリアル変換回路B9に入力され、ここでシリアルデータに変換され、MSBから順次出力される。バラレシリアル変換回路8、9は、主走査方向300dpi単位に、Load入力時に濃度パターン発生デューブル4よりのデータの取り込みを行い、Enable値号が出力されている時に制御クロックVCLK×4に同期して取り込んだバラレデータをシリアルデータに変換して繰出し動作を行う回路である。そして該回路8、9の後段のOR素子3で論理和されて画像データV Sになり、バリス幅変換回路100に入力される。この間のタイミングを図2の9)～16)に示す。

【0022】以上説明した回路においては、先ず第1段階として、7補正デューブル2で入力画像信号を装盤の有する濃度特性に応じた階調補正し、濃度パターン発生デューブル4で階調補正された画像信号から濃度パターンを発生させ、この時、主走査方向300dpiを8分割したわけであるが、本実施例においては、第2段階として、その8分割した信号をバリス幅変換回路100によって更に8倍相らずし、計64分割のバリス幅変調を行う。

【0023】図4にそのバリス幅変調を行なうバリス幅変換回路100の詳細システム構成図を示す。図4において、101はBD信号に基づいてバリスを発生するバリス発生回路、102はバリス発生回路101より出力されるバリスを1クロック分選らせるDフリップフロップ、103は画像データ信号VSを1クロック分選らせるDフリップフロップ、104はDC0V～5Vの信号を反転させてランプ信号を発生するランプ発生回路である。

【0024】105はランプ発生回路104の出力をDフリップフロップ102の出力の立ち下がりエッジでホールドするサンプル&ホールド回路、106はサンプル&ホールド回路105の出力に応じて基準電圧を発生する基準電圧発生回路、107は3ビットのラッチB10よりの出力データをD/A変換するD/A変換回路、108はD/A変換回路107とランプ発生回路104の出力を比較する比較器である。

【0025】109は比較器108と画像データ信号VSの論理和を取り画像データVDOとするOR回路、110は論理反転した画像データ信号VSとバリス発生回路101の出力BDPとの論理和を取りランプ発生回路104の立ち下がりエッジトリガ信号とするOR回路、111は画像データ信号VSとBD信号とDフリップフロップ103の出力VSラッチ信号との論理和を取りランプ発生回路104のリセット信号とするOR回路である。

【0026】まず、本実施例におけるバリス幅変換回路100において、信号DMGが“1”となつてバリス幅変

調を行うときの動作を図5を参照して以下に説明する。図5は図4に示すバリス幅変換回路100において、信号DMGが“1”となつてバリス幅変調を行うときの動作タイミングチャートである。画像データVSが入力されると、OR回路111の入力が入力され、図5に3)、5)で示す様にランプ発生回路104のリセットが解除される。これにより、ランプ発生回路104は図5に6)で示す様に画像データVSの立ち下がりと同時に0V～5Vが反転したランプ信号を発生する。該ランプ発生回路104の出力からランプ信号は、サンプル&ホールド回路105及び比較器108の正端子に入力される。また、比較器108の負端子には、図5に7)で示すラッチB10出力データをD/A変換回路107でD/A変換した電圧V_xが入力されている。D/A変換回路107の基準電圧には、VCLK×4の1クロック間隔に前述のランプ信号が上昇する電圧値V_{ref}が与えられている。

【0027】ランプ発生回路104は、コンデンサに蓄積された電荷の充放電によりランプ信号を発生しているもので、周囲の環境や経時変化によりランプ信号の傾きが変化する。そこで、本実施例においては、印刷版破外でランプ信号の傾きを検出し補正を行っている。以下、本実施例におけるランプ信号の校正動作について説明する。本実施例においては、1ライン毎に発生するBD信号発生時にこの校正動作を行う。

【0028】図6に本実施例における校正時のタイミングチャートを示す。図4に示すバリス幅変換回路100に図6に2)で示すBD信号が入力されると、バリス発生回路101はVCLK×4クロック信号に同期して図6に3)に示すワンショットパルスBDPを発生する。該BDP信号はOR回路110を介してランプ発生回路104のクロック端子に入力され、図6に5)で示す様にBDP信号の立ち下がりでのランプ発生回路104のランプ信号を発生させる。

【0029】一方、BDP信号はBDPラッチ102にも入力され、図6に4)で示す様に次のVCLK×4クロック信号でBDPパルスをラッチする。このBDPラッチ信号はサンプル&ホールド回路105のリセット端子に入力されており、BDPラッチ信号の出力中サンプル&ホールド回路105を動作状態に維持する。サンプル&ホールド回路105は、図6に6)で示す様にバリス発生回路101よりのBDP信号の立ち下がりエッジでランプ信号をサンプル&ホールドし、基準電圧発生回路106に出力する。基準電圧発生回路106はサンプル&ホールドした値をD/A変換回路107の基準電圧V_{ref}として発生する。

【0030】したがって、このD/A変換回路107の出力とランプ信号を比較する比較器104の出力はVC LK₄の正値な(1/8)の時間精度である5nsec単位で増減される。このラッチB10の出力信号とD/A

【圖 12】.

【図13】第1実施例における濃度パターン発生テーブルの出力信号をさらにパルス幅変調したときのフェージング出力の下の位4ビットと1画素分の画像信号VDOの状態を示す図である。

【図 14】本発明に係る第 2 実施例における温度パターン発生テーブルの構成例を示す図である。

【図15】第2実施例における遷延パターン発生テープ
 レールに入力される1補正テープ出力の上位4ビットと遷
 延パターン発生テープの出力時での1画素の状態を示
 す図である。

【図16】、
【図17】第2実施例における總度パターン発生テプ
ルの出力信号をさらにパルス幅変調したときのヤ補正
グループ出力の下位4ビットと1画素分の画像信号VDO
の状態を示す図である。

【図18】本発明に係る第3の実施例におけるパルス幅制御回路の詳細システム構成図である。

【図20】従来の画像処理部の詳細ブロック構成図であ

【図21】600dpiの解像度で入力される1ドット毎の画素情報に對する濃度を表す最小の単位を示す図であ

【图2】

160 ms

【図22】従来の600dpiの1ドットを8分割した例を示す図である。

【図 2】従来の濃度表現の例を示す図である。

【符号の説明】

1, 10 ラツチ
2 γ補正テーブル

3 OR 素子

4 濃度バターン発生テーブル

全國總工會

[illegible]

問定直カフツ

1986年12月18日

001 坂田 隆夫

101 バルス発生回路

102, 103 Dフリッツフロツフ

104 ランプ発生回路

105 サンプル&ワールド回路

106. 206 基準電圧発生回路

107 D/A变换回路

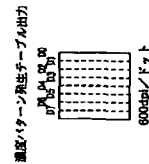
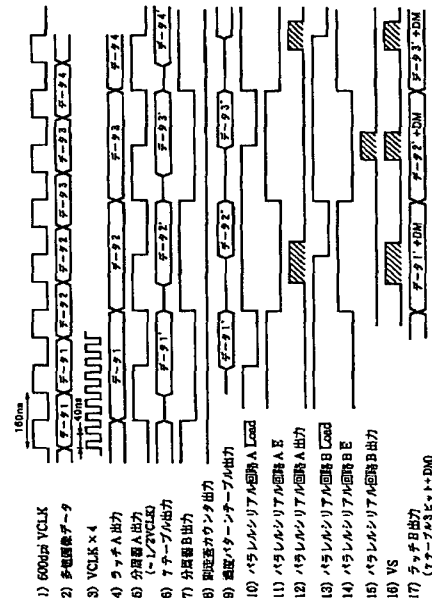
108, 208 比較器

109. 110. 111. 210 OR 回路

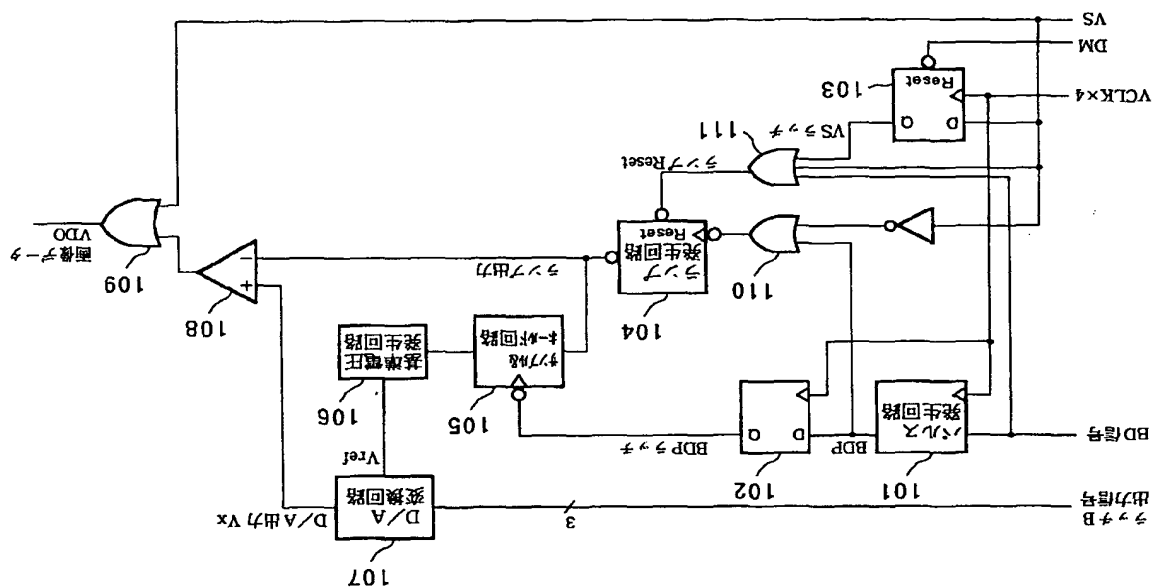
207 リダー抵抗器

209 マルモブレンクサ

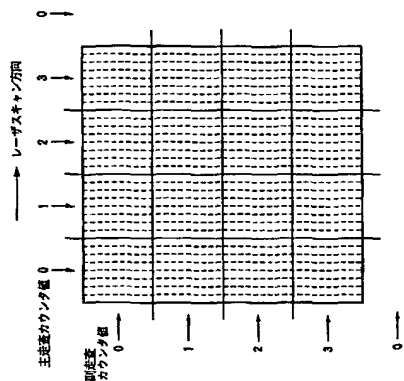
「一」 日本博物館



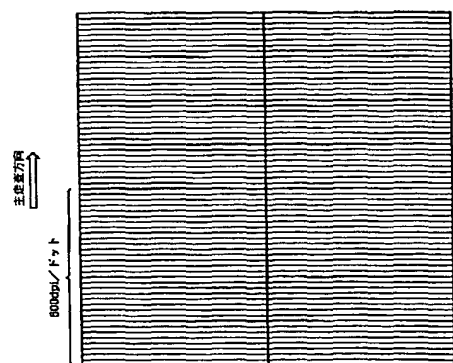
【図4】



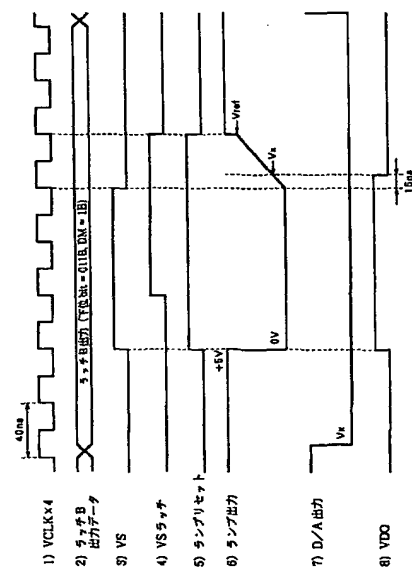
【図2.1】



【図3】

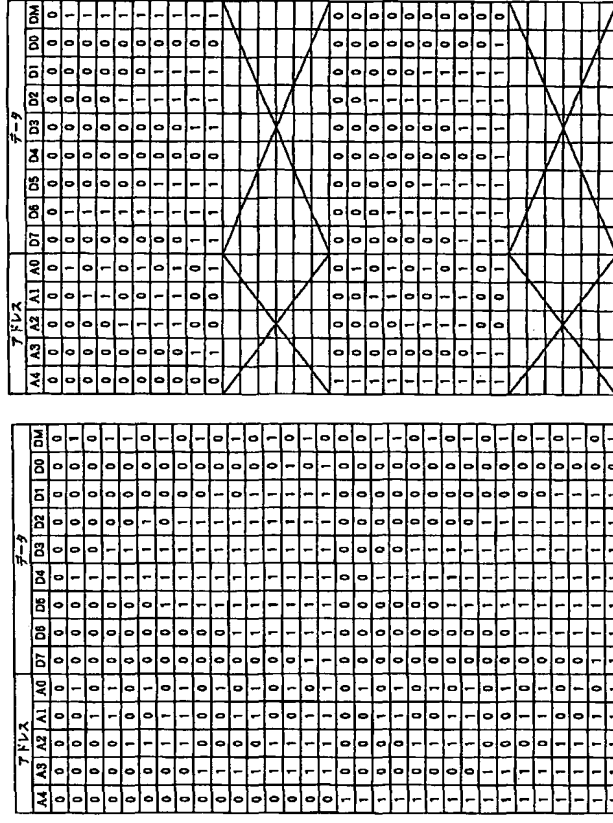


【図5】

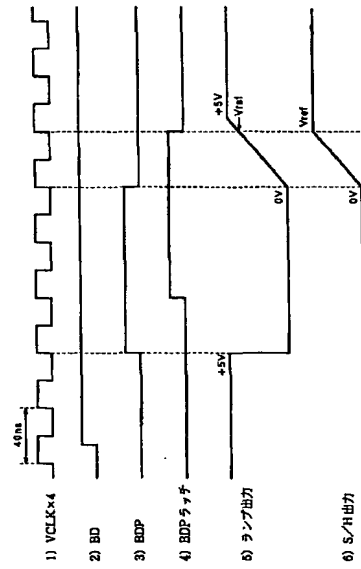


【図14】

【図9】



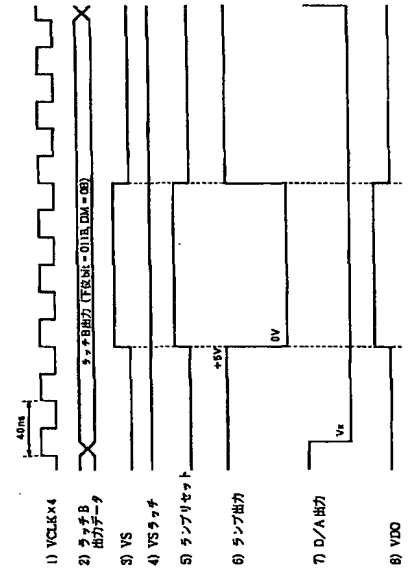
【図6】



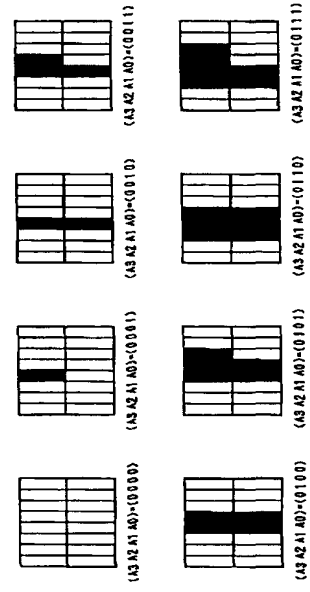
【図7】

ラッチB出力の下位3bit	D/A出力 (V)	伸張パルス幅 (nsec)
000B	0	0
001B	Vref #1/8	5
010B	Vref #2/8	10
011B	Vref #3/8	15
100B	Vref #4/8	20
101B	Vref #5/8	25
110B	Vref #6/8	30
111B	Vref #7/8	35

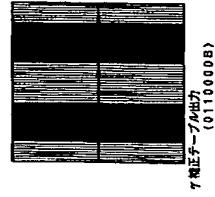
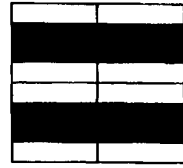
【図8】



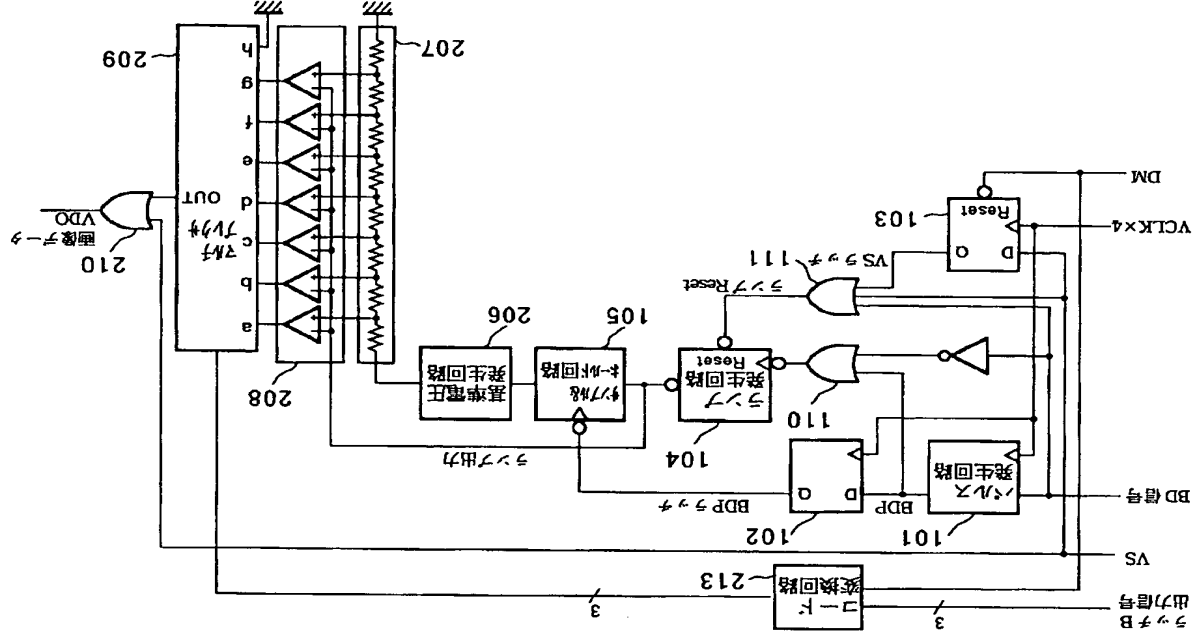
【図10】



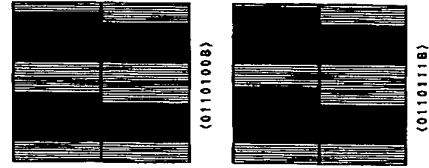
【図16】



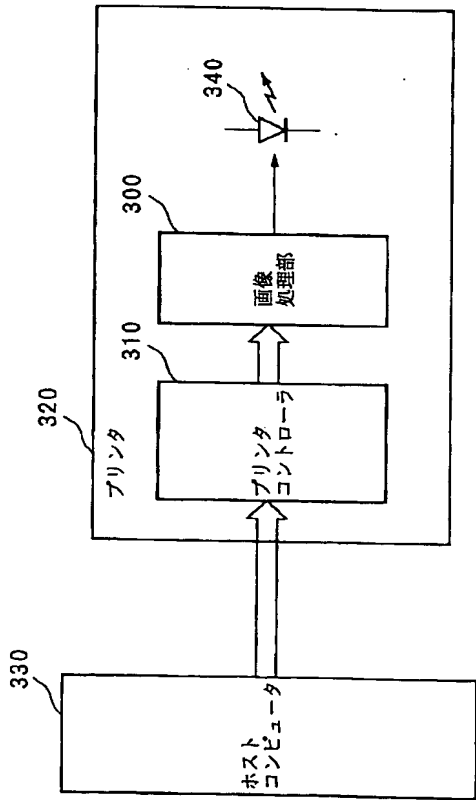
【圖 17】



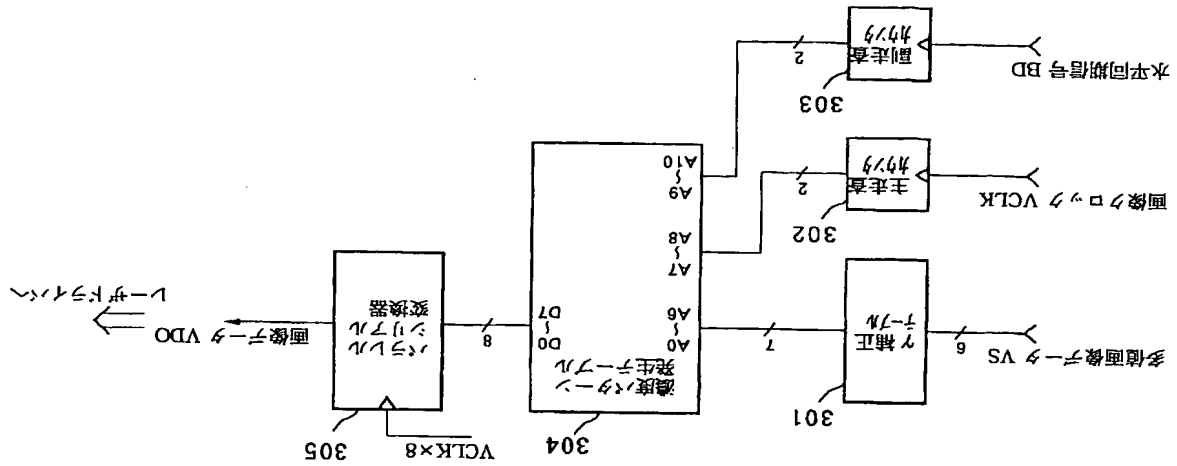
【圖 17】



【図19】



【図20】



フロントページの続き

(51) Int. Cl.⁶
G 0 6 F 15/72
G 0 6 K 15/00

識別記号 所内整理番号
G 9192-5L

F I

技術表示箇所

(19)

特開平 5 - 2 9 2 3 1 9